

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-249795

(43)Date of publication of application : 26.09.1995

(51)Int.Cl.

H01L 33/00

(21)Application number : 06-038157

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 09.03.1994

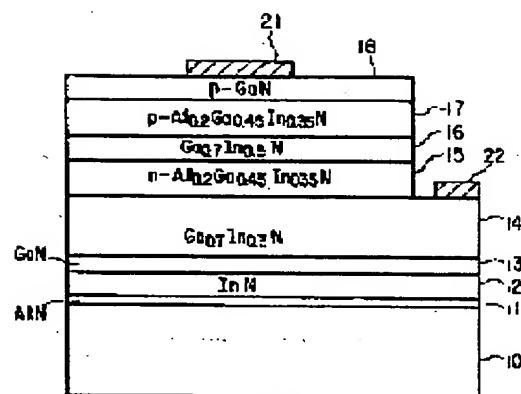
(72)Inventor : OBA YASUO  
HATANO GOKOU

## (54) SEMICONDUCTOR DEVICE

## (57)Abstract:

PURPOSE: To realize a high luminance short wavelength semiconductor light emitting element by growing a high quality AlGaInN based thin film with high reproducibility on a sapphire substrate.

CONSTITUTION: The semiconductor light emitting element comprises a plurality of semiconductor layers of AlGaInN based material laminated through buffer layers on a sapphire substrate 10 wherein the buffer layer comprises a first porous AlN buffer layer 11 for polarity control and nucleus formation formed sparsely (granularly) by 10nm or less on the surface of the substrate 10, and a second InN buffer layer 12 for relaxing thermal stress formed thicker than the first buffer layer 11.



## LEGAL STATUS

[Date of request for examination]

22.02.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3325380

[Date of registration]

05.07.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

\* NOTICES \*

**JPO and NCIP are not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

[Claim(s)]

[Claim 1] It is the semiconductor device characterized by for said buffer layer consisting of an AlGaInN system ingredient in the semiconductor device which comes to carry out the laminating of two or more semi-conductor layers which consist of an AlGaInN system ingredient through a buffer layer on a single crystal substrate, and being formed in said substrate front face in the shape of porosity for polar control and nucleation.

[Claim 2] It is the semiconductor device characterized by to be what consists of the 1st buffer layer the polar control which said buffer layer consisted of an AlGaInN system ingredient in the semiconductor device which comes to carry out the laminating of two or more semi-conductor layers which consist of an AlGaInN system ingredient through a buffer layer on a single crystal substrate, and was formed in said substrate front face in the shape of porosity, and for nucleation, and the 2nd buffer layer for heat strain relaxation which consisted of an AlGaInN system ingredient and was formed on the 1st buffer layer more

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the semiconductor device which aimed at amelioration of the buffer layer especially prepared between a substrate and the semi-conductor laminated structure for component creation with respect to the semiconductor device which used the AlGaInN system ingredient.

[0002]

[Description of the Prior Art] GaN which is one of the groups III-V semiconductor containing nitrogen has a band gap as large as 3.4eV, and it is a direct transition

mold, and is expected as a charge of short wavelength light emitting device material. By this ingredient system, since there is no good substrate which carries out lattice matching, it grows up on silicon on sapphire in many cases, but since sapphire and GaN have grid mismatching as large as about 15%, they tend to grow up to be island shape. Furthermore, if the thickness was thickened in order to grow up a good GaN layer, since a rearrangement would increase at the time of cooling according to the heat expansion difference between silicon on sapphire and GaN (or AlGaInN) or a crack would arise, it was difficult to grow up the film of high quality.

[0003] On the other hand, in order to ease the effect of grid mismatching, amorphous or the approach of forming a GaN layer on it, after forming AlN of polycrystal or GaN as a buffer layer with low-temperature growth of the ultra-thin film is learned on silicon on sapphire. At this time, the buffer layer of polycrystal eases heat distortion, the microcrystal contained inside the buffer layer turns into amorphous or seed crystal with which bearing gathered at the time of a 1000-degree C elevated temperature, and it is thought that the crystal quality of a GaN layer improves.

[0004] When this approach is used, it depends on the growth conditions of a buffer layer for the quality of a crystal expressed with the half-value width of an X diffraction greatly. That is, when a buffer layer is thick, in order that bearing of the seed crystal used as a growth nucleus may be in disorder, crystal quality deteriorates. On the other hand, half-value width decreases as buffer thickness becomes thin, but if too thin, the function of a buffer layer will completely be lost and the surface state of a crystal will deteriorate rapidly. That is, the growth conditions of a buffer layer are restricted upwards severely, and it was not able to be said that crystal quality was also enough.

[0005]

[Problem(s) to be Solved by the Invention] Thus, it is difficult to carry out crystal growth of the AlGaInN system thin film of high quality on silicon on sapphire conventionally. Furthermore, even if it uses the buffer layer of amorphous \*\*\*\*\* , it cannot be said that the crystal quality of the AlGaInN system thin film which the growth conditions of a buffer layer are restricted upwards severely, and is formed on a buffer layer is also enough. For this reason, it was difficult to realize the semi-conductor light emitting device of the high brightness short wavelength which used the AlGaInN system ingredient.

[0006] This invention is to offer the semiconductor device which it was made in

consideration of the above-mentioned situation, and the place made into the purpose can form a quality AlGaInN system thin film with sufficient repeatability also on the substrate which does not carry out lattice matching, for example, enables implementation of a high brightness short wavelength semi-conductor light emitting device.

[0007]

[Means for Solving the Problem and its Function] The following configurations are used for this invention in order to solve the above-mentioned technical problem. That is, in the semiconductor device to which invention of the 1st of this application comes to carry out the laminating of the semi-conductor layer which consists of an AlGaInN system ingredient through a buffer layer on a single crystal substrate, a buffer layer consists of an AlGaInN system ingredient, and it is characterized by being formed in a substrate front face in the shape of porosity.

[0008] Here, the following are raised as a desirable embodiment of this invention.

(1) A buffer layer is formed in a substrate front face very thinly at non-denses (granular), and average thickness should be less than 10nm.

(2) A buffer layer should be AlN.

(3) a single crystal substrate -- silicon on sapphire -- it is the c-th page of silicon on sapphire preferably.

(4) The semi-conductor layer formed on a buffer layer should make the double hetero structure which sandwiched the barrier layer by the cladding layer of p mold and n mold, and should constitute light emitting diode.

(5) 350-800 degrees C of growth temperature of a buffer layer should be 500-700 degrees C more desirably.

(6) Perform a temperature up process until it carries out growth initiation of the semi-conductor layer for component formation in the hydrogen ambient atmosphere which does not contain ammonia after forming a buffer layer.

[0009] Moreover, it is characterized by constituting from a laminated structure with the 2nd buffer layer formed more narrowly [ a band gap ] than the 1st buffer layer which the buffer layer consisted of an AlGaInN system ingredient in the semiconductor device which comes to carry out the laminating of the consisting [ the 2nd invention of this application / through a buffer layer / of an AlGaInN system ingredient ]-on single crystal substrate semi-conductor layer, and was formed in the substrate front face at the shape of porosity, and the 1st buffer layer more thickly than the 1st buffer layer.

[0010] Here, the following are raised as a desirable embodiment of this invention.

- (1) The 1st buffer layer is formed in a substrate front face very thinly at non-denses (granular), and average thickness should be less than 10nm.
- (2) The 1st buffer layer is AlN and the 2nd buffer layer should be InN or GaInN.
- (3) Form the cap layer for preventing evaporation of In of this buffer layer on the 2nd buffer layer.
- (4) a single crystal substrate -- silicon on sapphire -- it is the c-th page of silicon on sapphire preferably.
- (5) 350-800 degrees C of growth temperature of a buffer layer should be 500-700 degrees C more desirably.
- (6) The semi-conductor layer formed on a buffer layer should make the double hetero structure which sandwiched the barrier layer by the cladding layer of p mold and n mold, and should constitute light emitting diode.
- (7) Perform a temperature up process until it carries out growth initiation of the semi-conductor layer for component formation in the hydrogen ambient atmosphere which does not contain ammonia after forming a buffer layer.

[0011] According to research of this invention persons, it became clear that the growth nucleation for polar control of a growth side is essentially important for everything but the grid mismatching relaxation conventionally considered as a role of a buffer layer. That is, since a substrate crystal and a nitrogen raw material react and sapphire has the non-polar crystal structure when a GaN layer is directly grown up without a buffer layer on silicon on sapphire, the polarity of the nitride which is a product becomes the disordered thing.

[0012] Since the raw material molecule which works as a nitrogen source of supply of V group element, or its decomposition product stops at a front face effectively and N atomic plane is first formed on the other hand when substrate temperature is 700 degrees C or less, it is a growth side. It is controlled by the Ath page out of which the III group atom came. When it follows, for example, the ammonia of low cracking severity is used for N raw material, since N raw material is insufficient, the formation of N atomic plane (Bth page) which becomes unstable is controlled. This is considered to be the big reason of crystal upgrading by the low-temperature growth buffer layer.

[0013] Therefore, it is thought that the growth nucleation for polar control of a growth side is important as a role of a buffer layer, the growth nucleus which works in this way does not need to exist as film, and the direction rather formed in a substrate front face at non-denses does not depend it on growth conditions, thickness, etc. of a buffer layer, but its crystal quality improves. It is because, as

for this, GaN cannot usually form a growth nucleus easily due to the substrate temperature of 800 degrees C or more on a silicon-on-sapphire front face, so it is thought that GaN does not almost have the crystal defect which originates in grid mismatching in the field which grew up to be a longitudinal direction along the substrate front face from the growth nucleus beforehand formed at low temperature, and grew from one growth nucleus as a result.

[0014] In addition, it is conventionally considered to be the cause that the part into which the substrate carried out the direct reaction of the degradation of the rapid crystal quality produced when a buffer layer is thin to the nitrogen raw material, and the polarity was confused is formed. It is III after specifically growing up a buffer layer by supply of an III group raw material (TMA) and V group raw material (NH<sub>3</sub>) the case where the GaN layer for semiconductor device formation is grown up for example, through an AlN buffer layer on silicon on sapphire. It is another, after suspending supply and carrying out the temperature up of the group raw material to predetermined temperature. An III group raw material (TMG) is supplied and growth of a GaN layer is started. Since V group raw material has been supplied at this time, when a buffer layer is thin, a substrate will carry out a direct reaction to ammonia in a temperature up process.

[0015] On the other hand, if a temperature up is not included for ammonia or it carries out under the ambient atmosphere only containing the nitrogen raw material of only the minute amount which prevents the desorption of a nitrogen element, nucleation will be made, without nitriding a substrate front face.

However, since gas which the thermal property of hydrogen, ammonia, etc. is large and is different will be changed and the thermal property of a controlled atmosphere changes after temperature rises in this case, the problem that the skin temperature of a substrate changes arises. this invention persons found out that 70 or less Torrs of things to which gaseous thermal conductivity decreases growth rapidly and which are desirably performed under reduced pressure of 40 or less Torrs were important, in order to stop this.

[0016] Drawing 9 shows the relation between the AlN buffer thickness when carrying out a temperature up in hydrogen, and the X diffraction half-value width of the GaN layer which grew on it. The epitaxial layer of high quality is obtained more sharply than before at the time of 3-8nm when buffer thickness is thinner than 10nm. At this time, not the shape of perfect film but the microcrystal of AlN is formed in non-denses, and the buffer layer has become porosity-like. Here, that the epitaxial layer of high quality is obtained even if buffer thickness is

thinner than 10nm means that the growth conditions of a buffer layer become loose, and it leads to improvement in productivity.

[0017] Thus, since the layer which the substrate front face was exposed and grows upwards grows from a small nucleus when a porous buffer layer is formed, lateral growth is promoted and it is thought that a layer with few defects can be grown up. In order to promote lateral crystal growth more, a result with most sufficient using the c-th page of sapphire for a substrate is obtained. Moreover, when a substrate with the variation in field bearing or surface discontinuity is used, the substrate which carried out 10-degree (from 1 degree to 5 degrees [ Desirably ]) inclination from 0.5 degrees is effective in the direction of the a-th page from the c-th page. More nearly quality film formation is attained by using an inclination substrate.

[0018] Here, spacing of the AlN microcrystal used as a growth nucleus is decided by the growth temperature, and becomes so large that temperature is high. In order not to alienate lateral growth, the elevated temperature to which spacing of a growth nucleus becomes large is desirable. However, in elevated-temperature growth, since the polarity of a growth nucleus is confused, the growth temperature of a buffer layer is restricted. The range of the good result having been obtained is 350 to 800 degrees C, and it is 500 degrees C to 700 degrees C desirably.

[0019] Moreover, if that thickness is thickened in order to grow up a good GaN layer even if it uses this approach, since the growth temperature of GaN is as high as about 1000 degrees C, a rearrangement will increase at the time of cooling according to the heat expansion difference between silicon on sapphire and GaN (or AlGaInN), or a crack will arise. Therefore, a buffer layer is thickened at heat strain relaxation, and it is necessary to low-temperature-ize growth temperature to coincidence, and to make distortion by the temperature gradient small. However, if the 1st buffer layer for growth nucleation is thickened, in order that bearing of the seed crystal used as a growth nucleus may be in disorder, crystal quality deteriorates. Then, in this invention, it is effective to carry out the laminating of the 2nd buffer layer for heat strain relaxation on the 1st buffer layer for growth nucleation.

[0020] The buffer layer for heat strain relaxation does not necessarily need to be amorphous or polycrystal. Therefore, since crystallization temperature is low, the ingredient which contains In considered to single-crystal-be easy toize as a configuration element can be used as the 2nd buffer layer. That is, since

association with N is weak and In has flexibility to AlN, the buffer layer which contains In as a configuration element can ease distortion effectively. In addition, it is possible for it not to be limited especially but to use generally, besides the ingredient which contains In in the 2nd buffer layer as a configuration element, since flexibility is good if it is an ingredient with a band gap larger than the 1st buffer layer. In this case, since the buffer layer near a single crystal is used and thickness can be thickened, it is still more effective.

[0021] As thickness of the 2nd buffer layer for heat strain relaxation, it is effective in the large range from 50nm to 1000nm, and it is In presentation which is easy to grow at 10 to 90% of the time. In order to grow up as a buffer layer, the surface mobility of In can form the ingredient which contains In so much as a configuration element in the large large temperature requirement from 300 degrees C to 1100 degrees C, but since it is hard to carry out nucleation, it is desirable to grow up a layer with few In presentations beforehand.

[0022] As mentioned above, in order to form a small growth nucleus in the 1st buffer layer for nucleation, an ingredient with large In presentation with an effective ingredient with large aluminum presentation with a large for example, band gap and a band gap narrow as the 2nd buffer layer for heat strain relaxation for example, is effective. Moreover, when forming the component structure which consists of a GaN system ingredient on such 2nd buffer layer for heat strain relaxation, it is desirable for the desorption of In to form beforehand the cap layer which does not contain In(s), such as GaN, AlN, and AlGaIn, in order to prevent the desorption of In in a 500 to 800 degrees C [ which is not rapid ] substrate temperature requirement. The thickness of this cap layer should just be in the range of 50 to 1000nm.

[0023] In addition, a buffer layer means the shape of film with the purposes, such as nucleation, polar control, and heat strain relaxation, and a granular crystal layer by this invention. Thus, according to this invention, the microcrystal of AlN is formed on a substrate at non-densities by forming a porous buffer layer, such as AlN, on single crystal substrates, such as sapphire. This serves as a nucleus of the longitudinal direction epitaxial growth of a semi-conductor layer. Moreover, by [ which do not include a temperature up until it carries out growth initiation of two or more semi-conductor layers for semiconductor device creation for ammonia after forming a buffer layer ] performing a hydrogen ambient atmosphere, for example, the reaction of a substrate front face and nitrogen is prevented and the polar turbulence of a substrate front face can be prevented.



Therefore, as a result which can aim at the crystal quality of two or more semi-conductor layers formed on a buffer layer, and improvement in repeatability, growth of the AlGaInN layer of a low defect is attained and it becomes realizable [ a high brightness short wavelength light emitting device ].

[0024] Moreover, by forming the 2nd buffer layer, such as InN and GaInN, on the 1st buffer layer, such as AlN, the 2nd buffer layer will function as a heat strain relaxation layer, and becomes effective by crystal upgrading of two or more semi-conductor layers formed on a buffer layer.

[0025]

[Example] Hereafter, the example of this invention is explained with reference to a drawing.

(Example 1) Drawing 1 is the sectional view showing the component structure of the blue light emitting diode concerning the 1st example of this invention. That is, on the c-th page of silicon on sapphire (single crystal substrate) 10, growth formation of the 1st buffer layer 11 (9nm) of AlN for growth nucleation and polar control is carried out at 580 degrees C, growth formation of the 2nd buffer layer 12 (0.5 micrometers) of InN further for heat strain relaxation is carried out at 500 degrees C, and growth formation of the GaN cap layer 13 (0.1 micrometers) for In antilashing is carried out at a it top.

[0026] After these each class 11-13 is formed, a temperature up is carried out to 1050 degrees C. The Ga<sub>0.7</sub> In<sub>0.3</sub> N defective reduction layer 14 (3.0 micrometers) for crystal defect reduction, As a component n mold aluminum<sub>0.2</sub> Ga<sub>0.5</sub> of Si dope which operates The In<sub>0.35</sub>N cladding layer (1.0 micrometers) 15 and Ga<sub>0.7</sub> Sequential formation of the In<sub>0.3</sub> N layer barrier layer (0.5 micrometers) 16, the p mold aluminum<sub>0.2</sub> Ga<sub>0.5</sub> In<sub>0.35</sub>N cladding layer (1.0 micrometers) 17 of Mg dope, and the p mold GaN contact layer (0.5 micrometers) 18 of Mg dope is carried out.

[0027] And on the contact layer 18, Au/Cr/Pd is formed as a p lateral electrode 21, and Au/AuGe is formed as an n lateral electrode 22 on the defective reduction layer 14.

[0028] With such structure, the 1st buffer layer 11 of AlN serves as an effective growth nucleus in the case of growth of the AlGaInN system semi-conductor layer for the component creation which is formed in non-denses granular, becomes porosity-like, and follows on a substrate 10. Furthermore, the 2nd buffer layer 12 of InN can be committed as a heat strain relaxation layer, and can prevent beforehand generating and the crack of a rearrangement resulting from

the heat expansion difference of an AlGaInN system semi-conductor layer and a substrate 10. That is, a good AlGaInN system semi-conductor layer can be formed by work of two buffer layers 11 and 12, and it becomes possible to realize light emitting diode of high brightness short wavelength.

[0029] Drawing 2 changes the band gap of a barrier layer 16, and changes luminescence wavelength. Drawing 2 (a) is the example of green light emitting diode, and is setting [ the presentation of defective reduction layer 14' ] the presentation of aluminum<sub>0.2</sub> Ga<sub>0.25</sub>In<sub>0.55</sub>N and barrier layer 16' to Ga<sub>0.5</sub> In<sub>0.5</sub> N for the presentation of Ga<sub>0.5</sub> In<sub>0.5</sub> N and cladding layer 15' and 17'. Drawing 2 (b) is the example of red light emitting diode, and is setting [ the presentation of defective reduction layer 14'' ] the presentation of aluminum<sub>0.2</sub> Ga<sub>0.05</sub>In<sub>0.75</sub>N and barrier layer 16'' to Ga<sub>0.3</sub> In<sub>0.7</sub> N for the presentation of Ga<sub>0.3</sub> In<sub>0.7</sub> N and cladding layer 15'' and 17''.

[0030] Drawing 3 (a) is the example which used Ga<sub>0.5</sub> In<sub>0.5</sub> N mixed crystal as the 2nd buffer layer 32 for heat strain relaxation, and AlGaIn was used for it as a cap layer 33. Moreover, in this case, the 1st buffer layer 11 for nucleation may omit, and drawing 3 (b) is such an example. Other mixed crystal, such as aluminum<sub>0.5</sub> In<sub>0.5</sub> N mixed crystal, can be similarly used as a buffer layer 32 for heat strain relaxation. When using mixed crystal as the 2nd buffer layer 32 for heat strain relaxation, since evaporation of In is slow, the cap layer 33 for In antifrashing may be omitted, and drawing 3 (c) is such an example.

[0031] Drawing 4 is the outline block diagram showing the growth equipment used for manufacture of this example component. 41 in drawing is a coil made from a quartz, and raw material mixed gas is introduced from a gas inlet 42 in this coil 41. And the gas in a coil 41 is being exhausted from the flueing opening 43.

[0032] The susceptor 44 made from carbon is arranged in the coil 41, and the sample substrate 47 is laid on this susceptor 44. Moreover, induction heating of the susceptor 44 is carried out with a high frequency coil 45. In addition, the temperature of a substrate 47 is measured by the thermocouple 46 of illustration, and is controlled by another equipment.

[0033] Next, the manufacture approach of the light emitting diode using the growth equipment of drawing 4 is explained. First, the sample substrate 47 (silicon on sapphire 10) is laid on a susceptor 44. 1l./m of high grade hydrogen is introduced from a gas inlet 42, and the atmospheric air in a coil 41 is permuted. Subsequently, the flueing opening 43 is connected to a rotary pump, the inside

of a coil 41 is decompressed, and an internal pressure is set as the range of 20 - 70Torr.

[0034] Subsequently, a substrate 47 is heated at 1100 degrees C in hydrogen, and a front face is defecated. Subsequently, H<sub>2</sub> after reducing substrate temperature at 450-900 degrees C It is gas The organic compound two H<sub>2</sub> containing gas, two HN<sub>4</sub> gas, or N, for example, (CH<sub>3</sub>), 2 N, While changing, it is the organic metal Ga compound (CH<sub>3</sub>)<sub>3</sub>, for example, Ga. Or Ga<sub>3</sub> (C two H<sub>5</sub>) It grows up by introducing. NH<sub>3</sub> It is the organic metal aluminum compound (CH<sub>3</sub>)<sub>3</sub>, for example, aluminum, to coincidence. Or aluminum (C two H<sub>5</sub>)<sub>3</sub> and the organic metal In compound (CH<sub>3</sub>)<sub>3</sub>, for example, In, Or In<sub>3</sub> (C two H<sub>5</sub>) It introduces and addition of aluminum and In is performed.

[0035] In doping, it also introduces the raw material for doping into coincidence. as the raw material for doping -- as the object for n molds -- Si hydride 4, for example, SiH<sub>4</sub>, or -- as the organic metal Si compound (CH<sub>3</sub>)<sub>4</sub>, for example, Si, and the object for p molds -- an organic metal Mg compound, for example, Cp<sub>2</sub> Mg, or organic metal (CH<sub>3</sub>)<sub>2</sub> Zn 2 etc. -- it is used. It grows up under the ambient atmosphere which does not contain hydrogen, such as nitrogen and Ar, when forming the layer containing In, in order to incorporate In and to improve a rate, and is 2 N<sub>2</sub>H<sub>2</sub> with cracking severity higher (CH<sub>3</sub>) than ammonia as a raw material. It uses.

[0036] In addition, in order to gather the rate of activation of p mold dopant, it is important to control mixing of the hydrogen of a under [ a crystal ]. Then, in order to suppress dissociation of nitrogen, it cools in ammonia, and at the temperature not more than it, 850 to 700 degrees C [ growth temperature to ] cool in inert gas in order to control mixing of the hydrogen in a cooling process. Furthermore, when it is necessary to gather the rate of activation of p mold dopant, it heat-treats in the nitrogen radical generated by RF plasma. This is because the desorption of the nitrogen atom out of a crystal can prevent completely and 1200-degree C heat treatment in an elevated temperature is not only possible, but it can remove the crystal defect of a nitrogen hole etc. from 900 degrees C.

[0037] Specifically, it is NH<sub>3</sub> as a raw material. 1x10<sup>-3</sup> mol/min and Ga(CH<sub>3</sub>)<sub>3</sub> 11x10<sup>-5</sup> mol/min and aluminum<sub>3</sub> (CH<sub>3</sub>) It grows up by carrying out 1x10<sup>-6</sup> mol/min installation. In substrate temperature, Si is used for n mold and the total flow of 1050 degrees C, pressure 38Torr, and material gas uses Mg for p mold at 1 l/min and a dopant. As a raw material, Si (CH<sub>3</sub>)<sub>4</sub> and Cp<sub>2</sub> Mg are used.

[0038] When the X diffraction estimated the wafer obtained in this way, the

crystal defect decreased by leaps and bounds, and implementation of a high brightness short wavelength light emitting device has been expected. Moreover, it is possible by annealing a wafer in a nitrogen radical at 400-1100 degrees C (preferably 700-1000 degrees C) to stop the omission of N in annealing and to form p type layer into low resistance more. The schematic diagram of the equipment for annealing is shown in drawing 10. In addition, a high frequency coil for the susceptor to which a coil and 92 served as the wafer and, as for 93, 91 in drawing served as the heater, and 94 to activate gas, and 95 show the RF generator.

[0039] In addition, as for annealing, it is also effective that the nitrogen content compound which does not emit active hydrogen performs. Since the omission of N in annealing is stopped, H is incorporated and there is also specifically no annealing in the organic compound which has an azide radical, for example, ethyl azide, \*\*, it becomes possible to form p type layer into low resistance more. (Example 2) Drawing 5 is the sectional view showing the component structure of the light emitting diode concerning the 2nd example of this invention. This example raises effectiveness further by preparing a contact layer not only in the p side but in the n side.

[0040] On the c-th page of silicon on sapphire 50, growth formation of the 1st buffer layer 51 (9nm) of AlN for growth nucleation and polar control is carried out at 350 degrees C, growth formation of the 2nd buffer layer 52 (0.5 micrometers) of Ga<sub>0.5</sub>In<sub>0.5</sub>N further for heat strain relaxation is carried out at 550 degrees C, and growth formation of the GaN cap layer 53 (0.1 micrometers) for In antifrashing is carried out at 650 degrees C at a it top.

[0041] After these each class 51-53 is formed, a temperature up is carried out to 1050 degrees C. Se or the n mold GaN contact layer 54 (2.0 micrometers) of S dope, Se or the S dope GaInN (GaN-Ga<sub>0.7</sub>In<sub>0.3</sub>N) presentation grading layer 55 (1.0 micrometers) for grid mismatching relaxation, Se or the S dope Ga<sub>0.7</sub>In<sub>0.3</sub>N defective reduction layer 56 (4.0 micrometers) further for crystal defect reduction, Se which operates as a component, or the n mold aluminum<sub>0.1</sub>Ga<sub>0.55</sub>In<sub>0.35</sub>N cladding layer 57 (1.0 micrometers) of S dope ( $1 \times 10^{18} \text{cm}^{-3}$ ), The Ga<sub>0.7</sub>In<sub>0.3</sub>N barrier layer 58 (0.5 micrometers), Mg, or the p mold aluminum<sub>0.1</sub>Ga<sub>0.55</sub>In<sub>0.35</sub>N cladding layer 59 (1.0 micrometers) of Zn dope ( $1 \times 10^{18} \text{cm}^{-3}$ ), Sequential growth formation of the p mold GaN contact layer 60 (0.5 micrometers) of Mg or Zn dope ( $5 \times 10^{18} \text{cm}^{-3}$ ) is carried out.

[0042] And inert gas or N<sub>2</sub> after Pd:500nm, Cr:100nm, and Au:500nm were

formed on the contact layer 60 and AuGe:100nm and Au:500nm were formed on the contact layer 54. It heat-treats at 400-800 degrees C in inside, and the ohmic electrode (the p lateral electrode 61, n lateral electrode 62) is formed.

[0043] Even if it is such structure, work of the 1st buffer layer 51 of AlN and the 2nd buffer layer 12 of GaInN enables it to form a good AlGaInN system semi-conductor layer, and the same effectiveness as the 1st example is acquired. Moreover, by this example, since there is 0.3% of grid mismatching between a barrier layer 58 and cladding layers 57 and 59, luminescence wavelength can form long wavelength and absorption can be reduced.

[0044] In addition, in this example, although the presentation grading layer 55 for grid mismatching relaxation was formed, it is not necessary to necessarily make it grading. Moreover, not only GaInN but GaN can also be used as a heat strain relaxation layer, and drawing 6 is such an example. Here, on the c-th page of silicon on sapphire 50, growth formation of the 1st buffer layer 51 (9nm) of AlN for growth nucleation and polar control is carried out at 350 degrees C, and growth formation of the 2nd buffer layer 72 (0.5 micrometers) of GaN further for heat strain relaxation is carried out at 550 degrees C. And growth formation of each class 54-60 is carried out like drawing 5 on this.

[0045] Furthermore, there may not be a buffer layer for heat strain relaxation, and drawing 7 is such an example. The 1st buffer layer 51 (5nm of average thickness) of granular AlN for growth nucleation and polar control is formed at 400 degrees C from the c-th page of sapphire on the substrate 50 turned off 5 degrees in the direction of a. And growth formation of each class 54-60 is carried out like drawing 5 on this.

[0046] Lateral growth is promoted for the direction where the smallest possible grain for growth nucleation is formed in non-denses, and the layer of high quality is made. Moreover, although the striped pattern was observed by the growth front face in many cases when it grew up on the a-th page, mirror plane growth was attained by adoption of a granular buffer layer. Furthermore, GaN may be used as a buffer layer for growth nucleation, and dissociation of nitrogen can be suppressed by introducing the ammonia of ultralow volume to the limitation that GaN grows, in that case.

[0047] Drawing 8 is the relation of the ammonia flow rate and growth rate at the time of growing up GaN, even if it decreases ammonia to 1/200 of the total flow (1 l/min), GaN grows and thickness becomes max at the time about [ of the total flow ] of 1/50. Then, when 1 / about 50 to 1/200 ammonia of the total flow is

introduced, dissociation of nitrogen is suppressed most and can use GaN as a buffer layer for growth nucleation under such conditions.

[0048] In addition, this invention is not limited to each example mentioned above. Component structure is not limited to what was stated in the example at all, and can be changed suitably. It is applicable to what, in short, forms the semi-conductor layer which consists of an AlGaInN system ingredient on a single crystal substrate, and creates a light emitting device etc. Moreover, a substrate cannot necessarily be restricted to silicon on sapphire, and can also use the single crystal of SiC and others. Moreover, it is possible not to necessarily restrict this invention to a light emitting device, and to apply also to an elevated-temperature actuation semiconductor device. In addition, in the range which does not deviate from the summary of this invention, it can deform variously and can carry out.

[0049]

[Effect of the Invention] As explained in full detail above, according to this invention, the crystal quality of the semi-conductor layer for the component formation which consists of an AlGaInN system ingredient, and improvement in repeatability can be aimed at, growth of the AlGaInN system semi-conductor layer of a low defect is attained as a result, and it becomes realizable [ a high brightness short wavelength light emitting device etc. ].

---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-249795

(43) 公開日 平成7年(1995)9月26日

(51) Int.Cl.<sup>6</sup>

H 0 1 L 33/00

識別記号

庁内整理番号

F I

技術表示箇所

C

審査請求 未請求 請求項の数2 O L (全 9 頁)

(21) 出願番号 特願平6-38157

(22) 出願日 平成6年(1994)3月9日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 大場 康夫

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(72) 発明者 波多野 吾紅

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

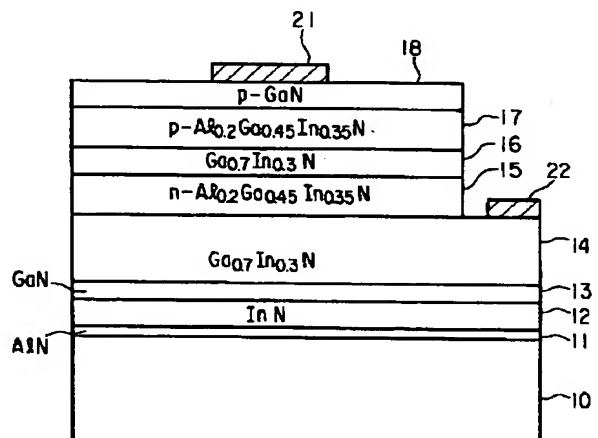
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 半導体素子

(57) 【要約】

【目的】 サファイア基板上に高品質なAlGaInN系薄膜を再現性良く成長して、高輝度短波長半導体発光素子の実現を可能とする。

【構成】 サファイア基板10上にバッファ層を介してAlGaInN系材料からなる複数の半導体層を積層してなる半導体発光素子において、バッファ層を、基板10の表面に10nm以下の厚さに疎らに(粒状に)形成されて多孔質状となる極性制御及び核形成用のAlN第1バッファ層11と、第1バッファ層11の上にバッファ層11よりも厚く形成された熱歪み緩和用のInN第2バッファ層12とで構成したことを特徴とする。



## 【特許請求の範囲】

【請求項1】単結晶基板上にバッファ層を介してAlGaInN系材料からなる複数の半導体層を積層してなる半導体素子において、

前記バッファ層は、AlGaInN系材料からなり、極性制御及び核形成のために前記基板表面に多孔質状に形成されたものであることを特徴とする半導体素子。

【請求項2】単結晶基板上にバッファ層を介してAlGaInN系材料からなる複数の半導体層を積層してなる半導体素子において、

前記バッファ層は、AlGaInN系材料からなり前記基板表面に多孔質状に形成された極性制御及び核形成用の第1バッファ層と、AlGaInN系材料からなり第1バッファ層上に該バッファ層よりも厚く形成された熱歪み緩和用の第2バッファ層とからなるものであることを特徴とする半導体素子。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、AlGaInN系材料を用いた半導体素子に係わり、特に基板と素子作成のための半導体積層構造との間に設けるバッファ層の改良をはかった半導体素子に関する。

## 【0002】

【従来の技術】窒素を含むIII-V族化合物半導体の一つであるGaNはバンドギャップが3.4eVと大きく、また直接遷移型であり、短波長発光素子用材料として期待されている。この材料系では、格子整合する良質な基板がないため、サファイア基板上に成長することが多いが、サファイアとGaNは格子不整合が15%程度と大きいために島状に成長し易い。さらに、良質なGaN層を成長するためにその膜厚を厚くすると、サファイア基板とGaN（又はAlGaInN）間の熱膨脹差により冷却時に転位が増大したりひび割れが生じるために、高品質の膜を成長するのは困難であった。

【0003】これに対し格子不整合の影響を緩和するために、サファイア基板上に極薄膜のアモルファス又は多結晶のAlN又はGaNを低温成長によりバッファ層として形成した後、その上にGaN層を形成する方法が知られている。このとき、アモルファス又は多結晶のバッファ層が熱歪みを緩和し、バッファ層内部に含まれている微結晶が1000℃の高温時に方位が揃った種結晶となり、GaN層の結晶品質が向上すると考えられている。

【0004】この方法を用いた場合、例えばX線回折の半値幅で表わされる結晶の品質はバッファ層の成長条件に大きく依存する。即ち、バッファ層が厚い場合、成長核となる種結晶の方位が乱れるために結晶品質が劣化する。一方、バッファ層厚が薄くなるに従って半値幅は減少するが、薄すぎるとバッファ層の機能が全く失われて結晶の表面状態が急激に劣化する。つまり、バッファ層

の成長条件が厳しく制限される上に、結晶品質も十分とは言えなかった。

## 【0005】

【発明が解決しようとする課題】このように従来、サファイア基板上に高品質のAlGaInN系薄膜を結晶成長させるのは困難である。さらに、アモルファスや多結晶のバッファ層を用いても、バッファ層の成長条件が厳しく制限される上に、バッファ層上に形成されるAlGaInN系薄膜の結晶品質も十分とは言えない。このため、AlGaInN系材料を用いた高輝度短波長の半導体発光素子を実現することは困難であった。

【0006】本発明は、上記事情を考慮してなされたもので、その目的とするところは、格子整合しない基板上にも高品質なAlGaInN系薄膜を再現性良く形成することができ、例えば高輝度短波長半導体発光素子の実現を可能とする半導体素子を提供することにある。

## 【0007】

【課題を解決するための手段及び作用】上記課題を解決するために本発明は、次のような構成を採用している。

即ち、本願の第1の発明は、単結晶基板上にバッファ層を介してAlGaInN系材料からなる半導体層を積層してなる半導体素子において、バッファ層が、AlGaInN系材料からなり、基板表面に多孔質状に形成されたことを特徴とする。

【0008】ここで、本発明の望ましい実施態様としては、次のものがあげられる。

(1) バッファ層は、基板表面に極薄く疎らに形成され（粒状であり）、平均膜厚が10nm未満であること。

(2) バッファ層は、AlNであること。

(3) 単結晶基板は、サファイア基板、好ましくはサファイア基板のc面であること。

(4) バッファ層上に形成する半導体層は、活性層をp型及びn型のクラッド層で挟んだダブルヘテロ構造をなして発光ダイオードを構成すること。

(5) バッファ層の成長温度は、350～800℃、より望ましくは500～700℃であること。

(6) バッファ層を形成した後に素子形成のための半導体層を成長開始するまでの昇温過程を、アンモニアを含まない水素雰囲気で行うこと。

【0009】また、本願の第2の発明は、単結晶基板上にバッファ層を介してAlGaInN系材料からなる半導体層を積層してなる半導体素子において、バッファ層がAlGaInN系材料からなり、基板表面に多孔質状に形成された第1バッファ層と、第1バッファ層よりもバンドギャップが狭く、かつ第1バッファ層よりも厚く形成された第2バッファ層との積層構造から構成したことを特徴とする。

【0010】ここで、本発明の望ましい実施態様としては、次のものがあげられる。

(1) 第1バッファ層は、基板表面に極薄く疎らに形成さ



れ(粒状であり)、平均膜厚が10nm未満であること。

(2) 第1バッファ層はAlNであり、第2バッファ層はInN又はGaInNであること。

(3) 第2バッファ層上に、該バッファ層のInの蒸発を防止するためのキャップ層を形成すること。

(4) 単結晶基板は、サファイア基板、好ましくはサファイア基板のc面であること。

(5) バッファ層の成長温度は、350~800℃、より望ましくは500~700℃であること。

(6) バッファ層上に形成する半導体層は、活性層をp型及びn型のクラッド層で挟んだダブルヘテロ構造をなして発光ダイオードを構成すること。

(7) バッファ層を形成した後に素子形成のための半導体層を成長開始するまでの昇温過程を、アンモニアを含まない水素雰囲気で行うこと。

【0011】本発明者らの研究によれば、バッファ層の役割としては従来考えられてきた格子不整合緩和の他に成長面の極性制御のための成長核形成が本質的に重要であることが判明した。即ち、バッファ層なしでサファイア基板上にGaInN層を直接成長した時には基板結晶と窒素原料が反応し、サファイアは無極性の結晶構造を有しているため、生成物である窒化物の極性は乱れたものとなる。

【0012】一方、基板温度が700℃以下の時には、V族元素の窒素供給源として働く原料分子若しくはその分解物が有効に表面に留まり最初にN原子面が形成されるために、成長面はIII族原子が出たA面に制御される。従って、例えばN原料に低分解率のアンモニアを使用した場合、N原料不足のために不安定になるN原子面(B面)の形成が抑制される。これが、低温成長バッファ層による結晶品質改善の大きな理由と考えられる。

【0013】従って、バッファ層の役割としては成長面の極性制御のための成長核形成が重要であり、このように働く成長核は膜として存在する必要はなく、むしろ基板表面に疎らに形成される方がバッファ層の成長条件や厚さ等によらず結晶品質が向上すると考えられる。これは、サファイア基板表面では通常800℃以上の基板温度でGaInNが成長核を形成しにくいために、GaInNは予め低温で形成された成長核から基板表面に沿って横方向に成長し、結果的に一つの成長核から成長した領域では格子不整合に起因する結晶欠陥が殆どないと考えられるからである。

【0014】なお従来、バッファ層が薄い時に生じる急激な結晶品質の劣化は、基板が窒素原料と直接反応して極性の乱れた部分が形成されるのが原因と考えられる。具体的には、サファイア基板上に例えばAlNバッファ層を介して半導体素子形成のためのGaInN層を成長する場合、III族原料(TMA)とV族原料(NH<sub>3</sub>)の供給によりバッファ層を成長した後、III族原料を供給を

停止し、所定温度まで昇温した後に別のIII族原料(TMG)を供給してGaInN層の成長を開始する。このとき、V族原料は供給したままであるので、バッファ層が薄い昇温過程で基板がアンモニアと直接反応することになる。

【0015】これに対し、昇温をアンモニアを含まない、又は窒素元素の脱離を防ぐだけの微量の窒素原料のみを含む雰囲気で行えば、基板表面が窒化されことなく核形成ができる。但しこの場合、温度が上昇してから水素とアンモニア等の熱的性質の大きく異なるガスを切り替えることになり、雰囲気ガスの熱的な性質が変わるため、基板の表面温度が変化するという問題が生じる。本発明者らは、これを抑えるためには、成長を気体の熱伝導率が急激に減少する70Torr以下、望ましくは40Torr以下の減圧下で行うことが重要であることを見出した。

【0016】図9は、水素中にて昇温した時のAlNバッファ層厚とその上に成長したGaInN層のX線回折半値幅との関係を示す。バッファ層厚が10nmより薄い3~8nmの時に従来より大幅に高品質のエピタキシャル層が得られている。このとき、バッファ層は完全な膜状ではなく、AlNの微結晶が疎らに形成されて多孔質状となっている。ここで、バッファ層厚が10nmより薄くても高品質のエピタキシャル層が得られることは、バッファ層の成長条件が緩やかになることを意味し、生産性の向上につながる。

【0017】このように多孔質のバッファ層を形成した場合、基板表面が露出した上に成長する層は小さな核から成長するので、横方向の成長が促進され、欠陥の少ない層が成長できると考えられる。横方向の結晶成長をより促進するには、基板にはサファイアc面を用いることが最も良い結果が得られる。また、面方位のバラツキや表面欠陥のある基板を用いた場合には、c面からa面方向に0.5°から10°(望ましくは1°から5°)傾斜した基板が有効である。傾斜基板を用いることで、より高品質な膜形成が可能となる。

【0018】ここで、成長核となるAlN微結晶の間隔は、その成長温度で決まり温度が高いほど広がる。横方向の成長が疎外されないためには、成長核の間隔が広がる高温が望ましい。しかし、高温成長では成長核の極性が乱れるため、バッファ層の成長温度は制限される。良好な結果が得られたのは、350℃から800℃の範囲であり、望ましくは500℃から700℃である。

【0019】また、この方法を用いても、良質なGaInN層を成長するためにその膜厚を厚くすると、GaInNの成長温度が1000℃程度と高いため、サファイア基板とGaInN(又はAlGaInN)間の熱膨脹差により冷却時に転位が増大したりひび割れが生じたりする。従って、熱歪み緩和にはバッファ層を厚くして、同時に成長

温度を低温化して温度差による歪みを小さくする必要がある。しかし、成長核形成用の第1バッファ層を厚くすると成長核となる種結晶の方位が乱れるために結晶品質が劣化する。そこで本発明においては、成長核形成用の第1バッファ層上に熱歪み緩和用の第2バッファ層を積層することが有効である。

【0020】熱歪み緩和のためのバッファ層は必ずしもアモルファス又は多結晶である必要はない。従って、結晶化温度が低いため単結晶化しやすいと考えられてきたInを構成元素として含む材料を第2バッファ層として用いることができる。即ち、InはNとの結合が弱くAlNに対して柔軟性を有しているため、Inを構成元素として含むバッファ層は歪みを有効に緩和できる。なお、第2バッファ層には、Inを構成元素として含む材料以外にも、第1バッファ層よりもバンドギャップの広い材料であれば、一般に柔軟性が良好であるため、特に限定されず用いることが可能である。この場合、単結晶に近いバッファ層を用いられるので膜厚を厚くできるのでさらに有効である。

【0021】熱歪み緩和用の第2バッファ層の膜厚としては、50nmから1000nmまでの広い範囲で有効であり、成長しやすいのはIn組成が10%から90%のときである。Inを構成元素として多量に含む材料をバッファ層として成長するには、Inの表面移動度が大きく300℃から1100℃までの広い温度範囲で形成できるが、核形成がしにくいためにIn組成の少ない層を予め成長することが望ましい。

【0022】以上のように、核形成用の第1バッファ層には小さな成長核を形成するため、バンドギャップが広い、例えばAl組成の大きい材料が有効であり、熱歪み緩和用の第2バッファ層としてはバンドギャップが狭い、例えばIn組成の大きい材料が有効である。また、このような熱歪み緩和用の第2バッファ層上にGaN系材料からなる素子構造を形成するときには、Inの脱離を防ぐためにGaN、AlN、AlGaN等のInを含まないキャップ層を、Inの脱離が急速ではない500℃から800℃の基板温度範囲で予め形成するのが望ましい。このキャップ層の厚さは、50nmから1000nmの範囲にあればよい。

【0023】なお、本発明でバッファ層とは核形成、極性制御、熱歪み緩和等の目的を持った膜状若しくは粒状の結晶層のことを言う。このように本発明によれば、サファイア等の単結晶基板上にAlN等の多孔質状のバッファ層を形成することにより、基板上にAlNの微結晶が疎らに形成される。これは、半導体層の横方向エピタキシャル成長の核となる。また、バッファ層を形成した後に半導体素子作成のための複数の半導体層を成長開始するまでの昇温を、アンモニアを含まない例えば水素雰囲気を行うことにより、基板表面と窒素との反応を防止して基板表面の極性の乱れを防止できる。従って、バッ

ファ層上に形成する複数の半導体層の結晶品質及び再現性の向上をはかることができる。結果として、低欠陥のAlGaN層の成長が可能となり、高輝度短波長発光素子の実現が可能となる。

【0024】また、AlN等の第1バッファ層上にInNやGaN等の第2バッファ層を形成することにより、第2バッファ層が熱歪み緩和層として機能することになり、バッファ層上に形成する複数の半導体層の結晶品質向上により有効となる。

【0025】

【実施例】以下、本発明の実施例を図面を参照して説明する。

（実施例1）図1は、本発明の第1の実施例に係わる青色発光ダイオードの素子構造を示す断面図である。即ち、サファイア基板（単結晶基板）10のc面上に成長核形成と極性制御用のAlN第1バッファ層11（9nm）が580℃にて成長形成され、さらに熱歪み緩和用のInN第2バッファ層12（0.5μm）が500℃にて成長形成され、その上にIn蒸発防止用のGaNキャップ層13（0.1μm）が成長形成されている。

【0026】これらの各層11～13が形成された後に、1050℃まで昇温され、結晶欠陥低減用のGa<sub>0.2</sub>In<sub>0.8</sub>N欠陥低減層14（3.0μm）、素子として動作するSiドープのn型Al<sub>0.2</sub>Ga<sub>0.8</sub>In<sub>0.8</sub>Nクラッド層（1.0μm）15、Ga<sub>0.2</sub>In<sub>0.8</sub>N層活性層（0.5μm）16、Mgドープのp型Al<sub>0.2</sub>Ga<sub>0.8</sub>In<sub>0.8</sub>Nクラッド層（1.0μm）17、Mgドープのp型GaNコンタクト層（0.5μm）18が順次形成されている。

【0027】そして、コンタクト層18上にはp側電極21としてAu/Cr/Pdが形成され、欠陥低減層14上にはn側電極22としてAu/AuGeが形成されている。

【0028】このような構造では、AlN第1バッファ層11は基板10上に疎らに粒状に形成されて多孔質状となり、後続する素子作成のためのAlGaN系半導体層の成長の際の有効な成長核となる。さらに、InN第2バッファ層12は熱歪み緩和層として働き、AlGaN系半導体層と基板10との熱膨脹差に起因する転位の発生やひび割れを未然に防止することができる。即ち、2つのバッファ層11、12の働きにより良質のAlGaN系半導体層を形成することができ、高輝度短波長の発光ダイオードを実現することが可能となる。

【0029】図2は、活性層16のバンドギャップを変えて発光波長を変えたものである。図2（a）は緑色発光ダイオードの例であり、欠陥低減層14'の組成をGa<sub>0.2</sub>In<sub>0.8</sub>N、クラッド層15'、17'の組成をAl<sub>0.2</sub>Ga<sub>0.8</sub>In<sub>0.8</sub>N、活性層16'の組成をGa<sub>0.2</sub>In<sub>0.8</sub>Nとしている。図2（b）は赤色発光ダ

10

20

30

40

50

イオードの例であり、欠陥低減層14'の組成をGa<sub>0.1</sub>, In<sub>0.7</sub>, N、クラッド層15', 17'の組成をAl<sub>0.2</sub>, Ga<sub>0.05</sub>, In<sub>0.75</sub>, N、活性層16'の組成をGa<sub>0.1</sub>, In<sub>0.7</sub>, Nとしている。

【0030】図3(a)は、熱歪み緩和用の第2バッファ層32としてGa<sub>0.1</sub>, In<sub>0.7</sub>, N混晶を用いた例であり、キャップ層33としてはAlGa<sub>0.9</sub>Nを用いた。また、この場合には核形成用の第1バッファ層11は省略してもよく、図3(b)はそのような例である。熱歪み緩和用のバッファ層32としてAl<sub>0.1</sub>, In<sub>0.7</sub>, N混晶等の他の混晶も同様に使用できる。熱歪み緩和用の第2バッファ層32として混晶を使用する場合には、Inの蒸発は遅いのでIn蒸発防止用のキャップ層33は省略してもよく、図3(c)はそのような例である。

【0031】図4は、本実施例素子の製造に使用した成長装置を示す概略構成図である。図中41は石英製の反応管であり、この反応管41内にはガス導入口42から原料混合ガスが導入される。そして、反応管41内のガスはガス排気口43から排気されるものとなっている。

【0032】反応管41内には、カーボン製のサセプタ44が配置されており、試料基板47はこのサセプタ44上に載置される。また、サセプタ44は高周波コイル45により誘導加熱される。なお、基板47の温度は図示の熱電対46によって測定され、別の装置により制御されるようになっている。

【0033】次に、図4の成長装置を用いた発光ダイオードの製造方法について説明する。まず、試料基板47(サファイア基板10)をサセプタ44上に載置する。ガス導入口42から高純度水素を毎分11導入し、反応管41内の大気を置換する。次いで、ガス排気口43をロータリーポンプに接続し、反応管41内を減圧し、内部の圧力を20~70 Torrの範囲に設定する。

【0034】次いで、基板47を水素中で1100℃に加熱し表面を清浄化する。次いで、基板温度を450~900℃に低下させた後、H<sub>2</sub>ガスをNH<sub>3</sub>ガス、N<sub>2</sub>H<sub>4</sub>ガス或いはNを含む有機化合物、例えば(CH<sub>3</sub>)<sub>3</sub>N<sub>2</sub>H<sub>2</sub>に切り替えると共に、有機金属Ga化合物、例えばGa(CH<sub>3</sub>)<sub>3</sub>、或いはGa(C<sub>2</sub>H<sub>5</sub>)<sub>3</sub>を導入して成長を行う。同時に有機金属Al化合物、例えばAl(CH<sub>3</sub>)<sub>3</sub>、或いはAl(C<sub>2</sub>H<sub>5</sub>)<sub>3</sub>、有機金属In化合物、例えばIn(CH<sub>3</sub>)<sub>3</sub>、或いはIn(C<sub>2</sub>H<sub>5</sub>)<sub>3</sub>を導入してAl、Inの添加を行う。

【0035】ドーピングを行う場合にはドーピング用原料も同時に導入する。ドーピング用原料としては、n型用としてSi水素化合物、例えばSiH<sub>4</sub>、又は有機金属Si化合物、例えばSi(CH<sub>3</sub>)<sub>4</sub>、p型用として有機金属Mg化合物、例えばCp<sub>2</sub>Mg或いは有機金属Zn(CH<sub>3</sub>)<sub>2</sub>、等を使用する。Inの取り込まれ率を改善するためにInを含む層を形成するときには、窒素、Ar等の水素を含まない雰囲気下にて成長し、原料として

アンモニアより分解率の高い(CH<sub>3</sub>)<sub>3</sub>N<sub>2</sub>H<sub>2</sub>を用いる。

【0036】なお、p型ドーパントの活性化率を上げるためには、結晶中への水素の混入を抑制することが重要である。そこで、成長温度から850℃から700℃までは窒素の解離を抑えるためにアンモニア中で冷却し、それ以下の温度では冷却過程での水素の混入を抑制するため不活性ガス中で冷却する。さらに、p型ドーパントの活性化率を上げる必要があるときにはRFプラズマにより生成した窒素ラジカル中にて熱処理する。これは、結晶中からの窒素原子の脱離が完全に防止でき900℃から1200℃の高温での熱処理が可能であるだけでなく、窒素空孔等の結晶欠陥を除去できることによる。

【0037】具体的には、原料としてNH<sub>3</sub>を1×10<sup>-3</sup> mol/min、Ga(CH<sub>3</sub>)<sub>3</sub>を11×10<sup>-5</sup> mol/min、Al(CH<sub>3</sub>)<sub>3</sub>を1×10<sup>-6</sup> mol/min導入して成長を行う。基板温度は1050℃、圧力38 Torr、原料ガスの総流量は11/min、ドーパントにはn型にSi、p型にMgを用いる。原料としてはSi(CH<sub>3</sub>)<sub>4</sub>、Cp<sub>2</sub>Mgを使用する。

【0038】かくして得られたウェハをX線回折で評価したところ、結晶欠陥が飛躍的に減少し、高輝度短波長発光素子の実現が期待できた。また、ウェハを窒素ラジカル中で400~1100℃(好ましくは700~1000℃)でアニールすることにより、アニール中のNの抜けを抑え、p型層をより低抵抗化することが可能である。図10にアニール用の装置の概略図を示す。なお、図中91は反応管、92はウェハ、93はヒータを兼ねたサセプタ、94はガスを活性化するための高周波コイル、95は高周波電源を示している。

【0039】なお、アニールは活性水素を放出しない窒素含有化合物で行うのも効果的である。具体的には、アジド基を有する有機化合物、例えばエチルアジド中のアニールもアニール中のNの抜けを抑え、Hの取り込まれがないためp型層をより低抵抗化することが可能となる。

(実施例2) 図5は、本発明の第2の実施例に係わる発光ダイオードの素子構造を示す断面図である。この実施例は、コンタクト層をp側だけではなくn側にも設けることにより、効率をさらに向上させたものである。

【0040】サファイア基板50のc面上に成長核形成と極性制御用のAlN第1バッファ層51(9nm)が350℃にて成長形成され、さらに熱歪み緩和用のGa<sub>0.1</sub>, In<sub>0.7</sub>, N第2バッファ層52(0.5μm)が550℃にて成長形成され、その上にIn蒸発防止用のGaNキャップ層53(0.1μm)が650℃にて成長形成されている。

【0041】これらの各層51~53が形成された後に、1050℃まで昇温され、Se若しくはSドーピングn型GaNコンタクト層54(2.0μm)、格子不整

10

20

30

40

50

合緩和用のSe若しくはSドーブGaInN (Ga<sub>0.9</sub>N<sub>0.1</sub>~Ga<sub>0.9</sub>, In<sub>0.1</sub>, N) 組成グレーディング層55 (1.0 μm)、さらに結晶欠陥低減用のSe若しくはSドーブGa<sub>0.9</sub>, In<sub>0.1</sub>, N欠陥低減層56 (4.0 μm)、素子として動作するSe若しくはSドーブ (1×10<sup>18</sup> cm<sup>-3</sup>) のn型Al<sub>0.1</sub>, Ga<sub>0.9</sub>, In<sub>0.1</sub>, Nクラッド層57 (1.0 μm)、Ga<sub>0.9</sub>, In<sub>0.1</sub>, N活性層58 (0.5 μm)、Mg若しくはZnドーブ (1×10<sup>18</sup> cm<sup>-3</sup>) のp型Al<sub>0.1</sub>, Ga<sub>0.9</sub>, In<sub>0.1</sub>, Nクラッド層59 (1.0 μm)、Mg若しくはZnドーブ (5×10<sup>18</sup> cm<sup>-3</sup>) のp型Ga<sub>0.9</sub>Nコンタクト層60 (0.5 μm) が順次成長形成されている。

【0042】そして、コンタクト層60上にはPd:500nm, Cr:100nm, Au:500nmが、コンタクト層54上にはAuGe:100nm, Au:500nmが形成されたのち、不活性ガス若しくはN<sub>2</sub>、中で400~800℃で熱処理されオーミック電極 (p側電極61, n側電極62) が形成されている。

【0043】このような構造であっても、AlN第1バッファ層51とGaInN第2バッファ層12の働きにより、良質のAlGaInN系半導体層を形成することが可能となり、第1の実施例と同様の効果が得られる。また本実施例で、活性層58とクラッド層57, 59の間で0.3%の格子不整合があるので、発光波長が長波長化し、吸収を低減することができる。

【0044】なお、本実施例では、格子不整合緩和のための組成グレーディング層55を設けたが、必ずしもグレーディングにする必要はない。また、熱歪み緩和層としてはGaInNに限らずGa<sub>0.9</sub>Nを用いることもでき、図6はそのような例である。ここではサファイア基板50のc面上に成長核形成と極性制御用のAlN第1バッファ層51 (9nm) が350℃にて成長形成され、さらに熱歪み緩和用のGa<sub>0.9</sub>N第2バッファ層72 (0.5 μm) が550℃にて成長形成されている。そして、この上に図5と同様に各層54~60が成長形成されている。

【0045】さらに、熱歪み緩和用のバッファ層はなくともよく、図7はそのような例である。サファイアのc面からa方向に5°オフした基板50上に成長核形成と極性制御用の粒状AlN第1バッファ層51 (平均膜厚5nm) が400℃にて形成されている。そして、この上に図5と同様に各層54~60が成長形成されている。

【0046】成長核形成のためにはできるだけ小さな粒が疎らに形成されている方が横方向の成長が促進され高品質の層ができる。また、a面上に成長した場合には成長表面に縞模様が観測されることが多かったが、粒状バッファ層の採用により、鏡面成長が可能になった。さらに、成長核形成のためのバッファ層としてはGa<sub>0.9</sub>Nを使用してもよく、その場合は、Ga<sub>0.9</sub>Nが成長する限界まで

極微量のアンモニアを導入することにより窒素の解離を抑えることができる。

【0047】図8はGa<sub>0.9</sub>Nを成長する際のアンモニア流量と成長速度の関係であり、総流量 (1 l/min) の200分の1までアンモニアを減少してもGa<sub>0.9</sub>Nは成長し、総流量の50分の1程度の時に膜厚が最大になる。そこで、総流量の1/50~1/200程度のアンモニアを導入した場合に窒素の解離が最も抑えられ、そのような条件下では成長核形成のためのバッファ層としてGa<sub>0.9</sub>Nを使用できる。

【0048】なお、本発明は上述した各実施例に限定されるものではない。素子構造は実施例で述べたものに何等限定されるものではなく、適宜変更可能である。要は、単結晶基板上にAlGaInN系材料からなる半導体層を形成して発光素子等を作成するものに適用することができる。また、基板は必ずしもサファイア基板に限るものではなく、SiC、その他の単結晶を用いることもできる。また、本発明は必ずしも発光素子に限るものではなく、例えば高温動作半導体素子にも適用することが可能である。その他、本発明の要旨を逸脱しない範囲で、種々変形して実施することができる。

【0049】

【発明の効果】以上詳述したように本発明によれば、AlGaInN系材料からなる素子形成のための半導体層の結晶品質及び再現性の向上をはかることができ、結果的に低欠陥のAlGaInN系半導体層の成長が可能となり、高輝度短波長発光素子等の実現が可能となる。

【図面の簡単な説明】

【図1】第1の実施例に係わる青色発光ダイオードの素子構造を示す断面図。

【図2】第1の実施例の変形例を示す断面図。

【図3】第1の実施例の別の変形例を示す断面図。

【図4】実施例素子の製造に使用した成長装置を示す概略構成図。

【図5】第2の実施例に係わる発光ダイオードの素子構造を示す断面図。

【図6】第2の実施例の変形例を示す断面図。

【図7】第2の実施例の変形例を示す断面図。

【図8】Ga<sub>0.9</sub>Nを成長する際のアンモニア流量と成長速度の関係を示す特性図。

【図9】AlNバッファ層厚とGa<sub>0.9</sub>N層のX線回折半値幅の関係を示す特性図。

【図10】実施例に使用したアニール装置を示す概略構成図。

【符号の説明】

10, 50…サファイア基板 (単結晶基板)

11, 51…AlN第1バッファ層

12…InN第2バッファ層

13, 53…Ga<sub>0.9</sub>Nキャップ層

14, 56…GaInN欠陥低減層

10

20

30

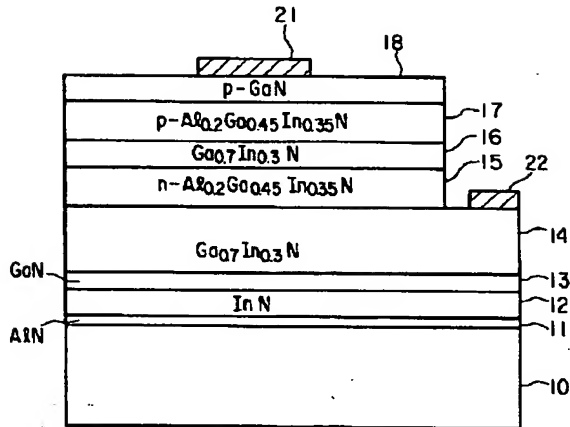
40

50

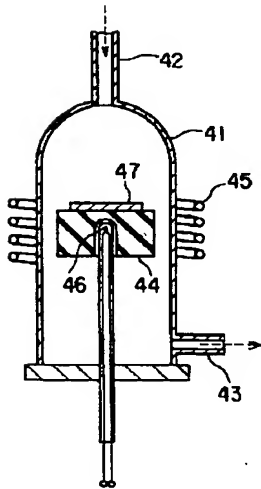
11  
 15, 57...n型AlGaInNクラッド層  
 16, 58...n型GaInN活性層  
 17, 59...p型AlGaInNクラッド層  
 18, 60...p型GaInNコンタクト層  
 21, 22, 61, 62...電極  
 32...GaInNバッファ層

\*

【図1】



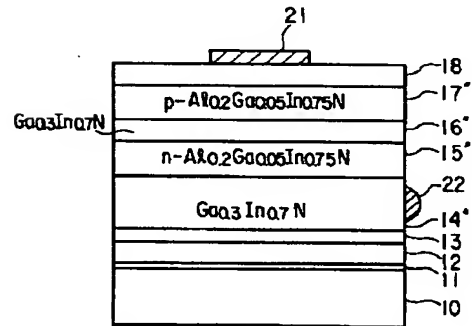
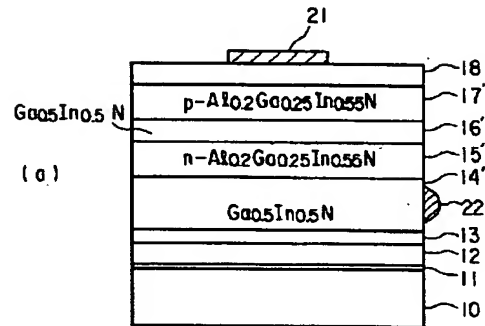
【図4】



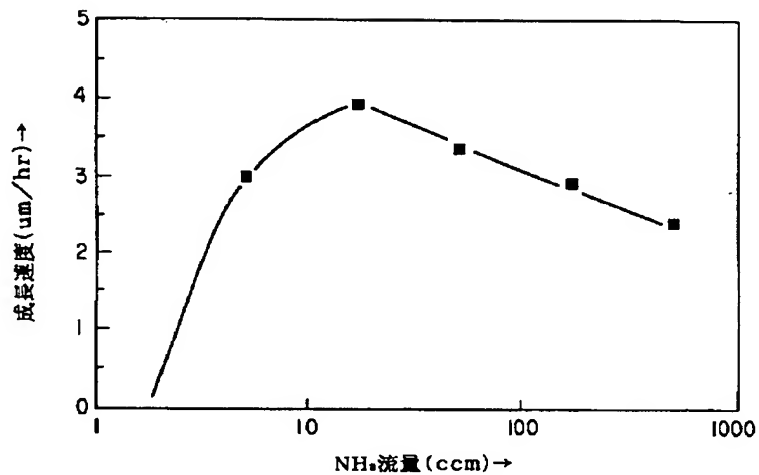
12

\* 33...AlGaInNキャップ層  
 52...GaInN第2バッファ層  
 54...n型GaInNコンタクト層  
 55...n型GaInN組成グレーディング層  
 72...GaInN第2バッファ層

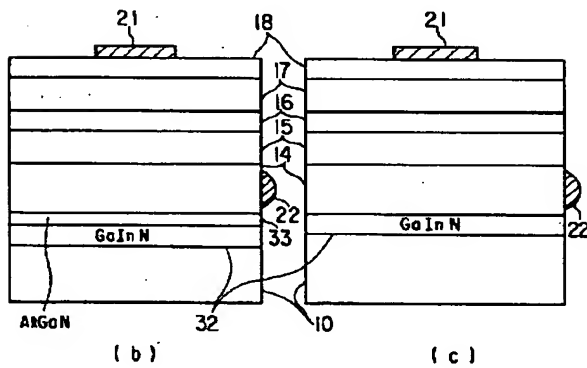
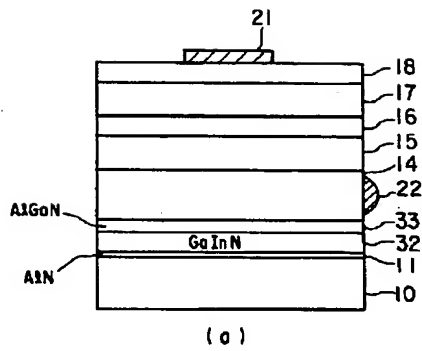
【図2】



【図8】

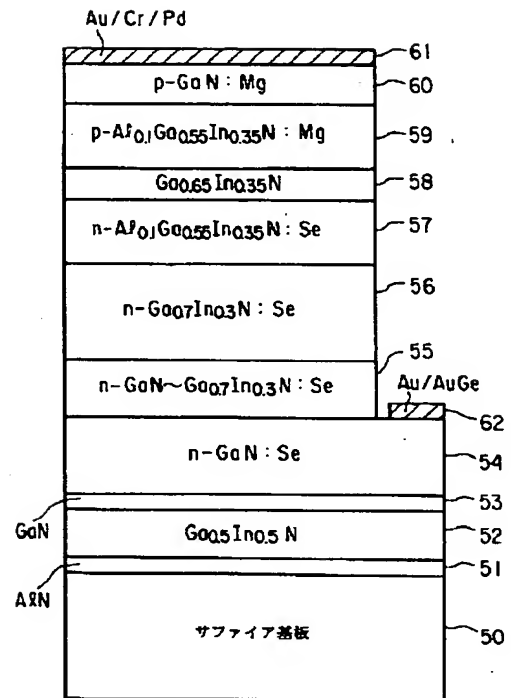


【図3】

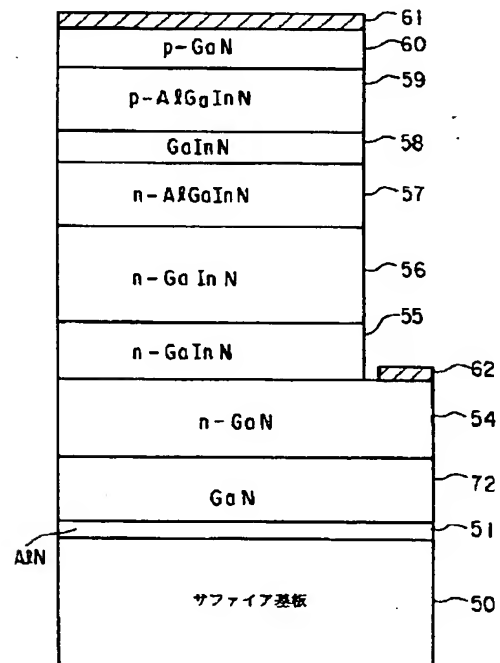
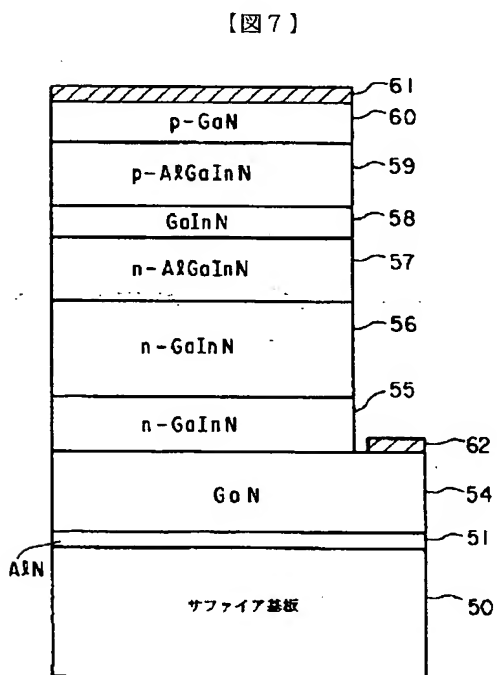


(c)

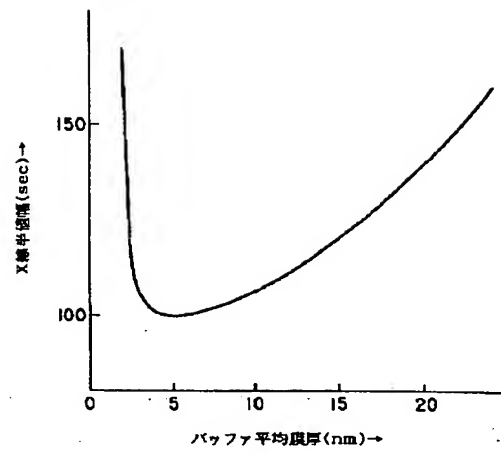
【図5】



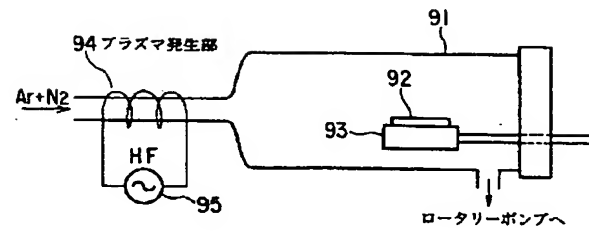
【図6】



【図9】



【図10】



【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第2区分  
 【発行日】平成13年11月2日(2001.11.2)

【公開番号】特開平 7-249795  
 【公開日】平成7年9月26日(1995.9.26)  
 【年通号数】公開特許公報 7-2498  
 【出願番号】特願平 6-38157  
 【国際特許分類第7版】

H01L 33/00

【FI】

H01L 33/00

C

【手続補正書】

【提出日】平成13年2月22日(2001.2.22)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 単結晶基板と、

前記単結晶基板上に形成された核形成用バッファ層と、  
 前記核形成用バッファ層上に積層された複数の  $Al_{1-x-y}Ga_xIn_yN$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $x+y \leq 1$ ) 層からなる積層層とを具備し、  
 前記核形成用バッファ層は、極性制御および核形成用の多数の孔を有して、前記単結晶基板の表面上に平均膜厚3乃至10nmで形成された  $AlN$  層であり、前記孔は疎らに形成された前記  $AlN$  の微結晶の間に形成されていることを特徴とする半導体素子。

【請求項2】  $Al_{1-s-t}Ga_sIn_tN$  ( $0 \leq s \leq 1$ ,  $0 \leq t \leq 1$ ,  $s+t \leq 1$ ) からなり、前記核形成用バッファ層上にこのバッファ層よりも厚く形成された熱歪緩和用バッファ層をさらに具備することを特徴とする請求項1に記載の半導体素子。

【請求項3】 前記熱歪緩和用バッファ層を構成する  $Al_{1-s-t}Ga_sIn_tN$  ( $0 \leq s \leq 1$ ,  $0 \leq t \leq 1$ ,  $s+t \leq 1$ ) は、 $InN$  および  $GaInN$  のうちの1つであることを特徴とする請求項2に記載の半導体素子。

【請求項4】  $Al_{1-s-t}Ga_sIn_tN$  ( $0 \leq s \leq 1$ ,  $0 \leq t \leq 1$ ,  $s+t \leq 1$ ) からなり、多数の孔を有するバッファ半導体層と、

前記バッファ半導体層上に形成された  $Al_{1-u-v}Ga_uIn_vN$  ( $0 \leq u \leq 1$ ,  $0 \leq v \leq 1$ ,  $u+v \leq 1$ ) からなり、前記バッファ半導体層とは異なる化学式を有する熱歪緩和層と、

前記熱歪緩和層上に形成された第1のクラッド層と、

前記第1のクラッド層上に形成された活性層と、

前記活性層上に形成された第2のクラッド層と、  
 を有することを特徴とする半導体素子。

【請求項5】 前記熱歪緩和層を構成する  $Al_{1-u-v}Ga_uIn_vN$  ( $0 \leq u \leq 1$ ,  $0 \leq v \leq 1$ ,  $u+v \leq 1$ ) において、 $0.1 \leq v \leq 0.9$  であることを特徴とする請求項4に記載の半導体素子。

【請求項6】 前記熱歪緩和層の膜厚は前記半導体層の膜厚より大であることを特徴とする請求項4又は5に記載の半導体素子。

【請求項7】 前記熱歪緩和層は50乃至1000nmの膜厚を有することを特徴とする請求項4乃至6に記載の半導体素子。

【請求項8】 第1の層と、

前記第1の層上に形成され、 $Al_{1-s-t}Ga_sIn_tN$  ( $0 \leq s \leq 1$ ,  $0 \leq t \leq 1$ ,  $s+t \leq 1$ ) からなる第2の層と、

前記第2の層上に形成された第3の層と、

前記第3の層上に形成された活性層と、

前記活性層上に形成された第4の層と、を備え、前記第1の層は  $Al_{1-s-t}Ga_sIn_tN$  ( $0 \leq s \leq 1$ ,  $0 \leq t \leq 1$ ,  $s+t \leq 1$ ) からなり、前記  $Al_{1-s-t}Ga_sIn_tN$  ( $0 \leq s \leq 1$ ,  $0 \leq t \leq 1$ ,  $s+t \leq 1$ ) 中に多数の孔を有して、平均膜厚3乃至10nmで形成されたことを特徴とする半導体素子。

【請求項9】 単結晶基板と、前記単結晶基板上に形成された核形成用バッファ層と、前記核形成用バッファ層上に積層された複数の  $Al_{1-x-y}Ga_xIn_yN$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $x+y \leq 1$ ) 層からなる積層層とを具備し、前記核形成用バッファ層は、極性制御および核形成用の多数の孔を有して、前記単結晶基板の表面上に平均膜厚3乃至10nmで形成された  $AlN$  層であり、前記孔は疎らに形成された前記  $AlN$  の微結晶の間に形成されている半導体素子の製造方法であって、前記核形成用のバッファ層の形成後から前記積層層の形成開始までの昇温過程をアンモニアを含まない水素雰囲気で行うことを特徴とする半導体素子の製造方法。

【請求項10】 前記積層層を70Torr以下の雰囲気で



形成することを特徴とする請求項 9 に記載の半導体素子の製造方法。

【請求項 11】 単結晶基板と、前記単結晶基板上に形成された核形成用バッファ層と、前記核形成用バッファ層上に積層された複数の  $\text{Al}_{1-x-y}\text{Ga}_x\text{In}_y\text{N}$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $x+y \leq 1$ ) 層からなる積層層と、 $\text{Al}_{1-s-t}\text{Ga}_s\text{In}_t\text{N}$  ( $0 \leq s \leq 1$ ,  $0 \leq t \leq 1$ ,  $s+t \leq 1$ ) からなり、前記核形成用バッファ層上にこのバッファ層よりも厚く形成された熱歪緩和用バッファ層とを具備し、前

記核形成用バッファ層は、極性制御および核形成用の多数の孔を有して、前記単結晶基板の表面上に平均膜厚 3 乃至 10 nm で形成された AlN 層であり、前記孔は疎らに形成された前記 AlN の微結晶の間に形成されている半導体素子の製造方法であって、前記核形成用バッファ層または前記熱歪緩和用バッファ層を、350 乃至 800 °C で成長することを特徴とする半導体素子の製造方法。